

## Шина I<sup>2</sup>C для радиолюбительской разработки.

Передача / приём ведется пакетами по 8 бит (1байт) старшими битами вперед. Для сопровождения данных используется 9 строб-импульсов ( 8 для данных и 9-й для сигнала квитирования ACK).

Используются две шины:

Шина данных SDA

Шина строб-импульса SCL

Цвет диаграмм сигналов, выдаваемых ведущим шины:

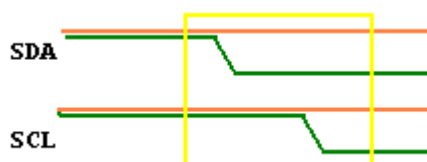


Цвет диаграмм сигналов, выдаваемых ведомым шины:

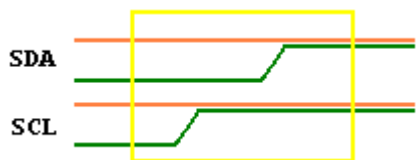


### Служебные состояния шин:

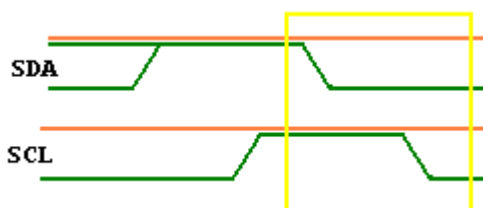
1. Старт передачи/приёма : (S)



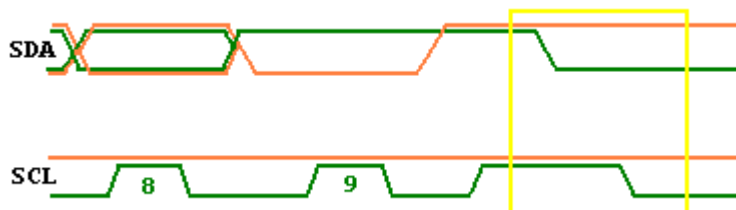
2. Стоп передачи/приёма : (P)



2. Повторный старт: (Sr)

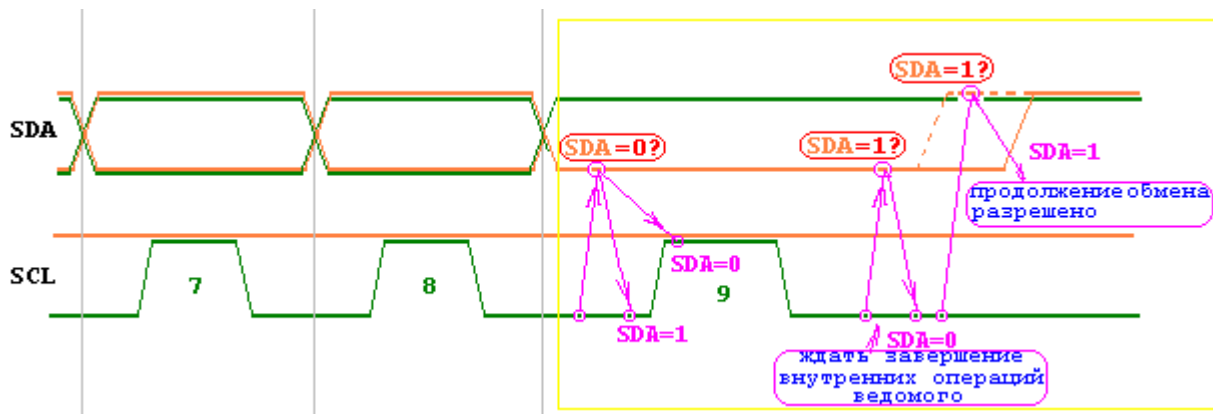


Данное состояние является частным случаем сигнала ACK:

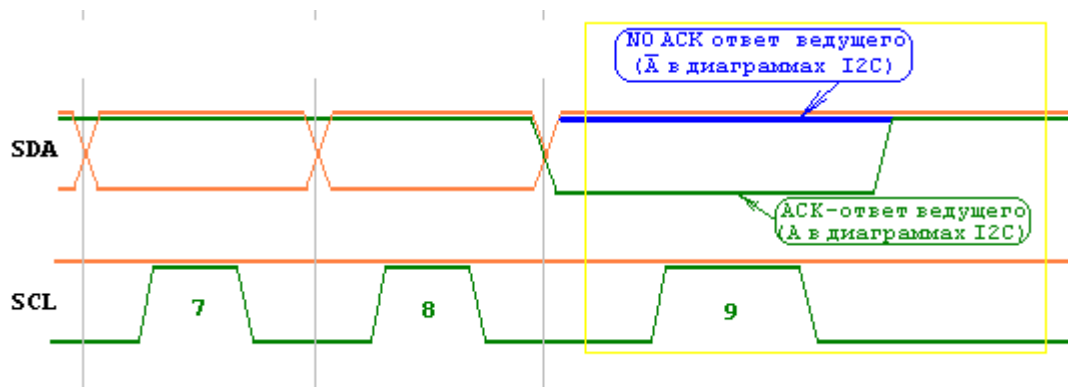


## Сигнал АСК (рассматривается со стороны ведущего шины).

1. После передачи ведущим заголовка (sale -адрес) безразлично от состояния R/W бита\* или после передачи байта ведущим (R/W=0): (A)



2. После приёма байта ведущим: (A)



однако при приёме только одного байта и при приёме последнего байта в пакете из n-байт ведущий шины выдаёт сигнал NO ACK (ACK=1) и, затем, выдаёт стоп - условие завершающее обмен данными с ведомым. ( $\bar{A}$ )

Возможно удержание шины SCL в состоянии SCL=0 ведомым после 9-го синхрои импульса текущего байта на время обработки данных внутренней логикой ведомого.

Ограничений на время нахождения шин в каждом из состояний снизу нет (т.е. вплоть до полного останова обмена на неопределенное время на текущем шаге).

\* Это условие не всегда выполняется! Смотри конкретную документацию на конкретную ИС!!!

Цель вышеизложенного дать возможность самостоятельно спроектировать подпрограммки обмена с устройствами стандарта I<sup>2</sup>C при условии, что на шинах только один ведущий микроконтроллер и несколько различных ведомых (флэш-память, часики и прочие ИС).

Русский вариант описания смотри в книге:  
"Микросхемы для телевидения и видеотехники. ТОМ2. Выпуск1" из серии  
"ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ". Издательство ДОДЭКА 1993 год.  
Страницы 285-305. Буковки в скобках в конце каждого заголовка соответствуют  
названию циклов в диаграммах из этих статей.

## Карта памяти ИС DS1307.

	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	
00	ch		10seconds			seconds			00-59
01	X		10minutes			minutes			00-59
02	X	12 / 24	10hr a/p	10hr		hours			01-12 00-24
03	X	X	X	X	X	day			1-7
04	X	X	10date			date			01-28/29 01-30 01-31
05	X	X	10mons			mons			01-12
06		10year			year				00-99
07	out	X	X	sqwe	X	X	rs1	rs0	

ch=1 - остановка часов  
в пассивном состоянии:  
вывод sqwe/out=1 при  
sqwe=0 и out=1  
вывод sqwe/out=0 при  
sqwe=0 и out=0  
при sqwe=1 частота на  
sqwe/out определяется rs0  
rs1 (при кварце=32768KHz):

rs1	rs0	sqwe/out
0	0	1Hz
0	1	4KHz
1	0	8KHz
1	1	32KHz

08		24	
09		25	
0A		26	
0B		27	
0C		28	
0D		29	
0E		2A	
0F		2B	
10		2C	
11		2D	
12		2E	
13		2F	
14		30	
15		31	
16		32	
17		33	
18		34	
19		35	
1A		36	
1B		37	
1C		38	
1D		39	
1E		3A	
1F		3B	
20		3C	
21		3D	
22		3E	
23		3F	

Адрес устройства определен как 1101000b ( 0 =w 1 =r )

первый байт послыки = 1101000r/w, где  
второй байт послыки определяет начальный адрес  
ячейки памяти, с которой будет проводиться  
указанная операция (r/w=1 - чтение, r/w=0 -  
запись данных).

—В отличии от стандарта I2C данная ИС должна  
—принять АСК=0 от ведущего в случае, когда  
—ведущий передает заголовок чтения по заданному  
—адресу.

Формат чтения из DS1307 по заданному начальному адресу:

|S| 11010001 |A| adres |A| Sr | 11010000 |A| data |A| data(n+1) |A| P |

A - АСК выставляет DS1307. A - АСК выставляет ведущий микроконтроллер